

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-046050

(43)Date of publication of application : 15.03.1984

(51)Int.Cl.

H01L 23/12

(21)Application number : 57-157684

(71)Applicant : NARUMI CHINA CORP

(22)Date of filing : 09.09.1982

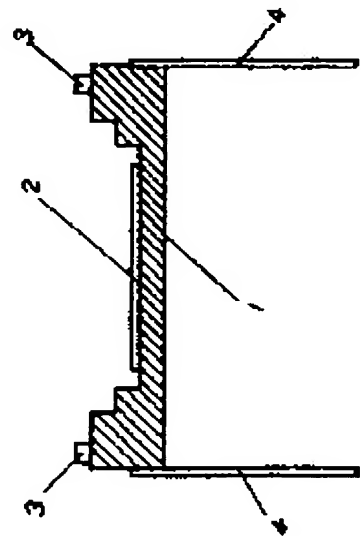
(72)Inventor : KURODA TOSHIRO  
KUMAZAWA KOICHI

## (54) CERAMIC PACKAGE FOR SEMICONDUCTOR

### (57)Abstract:

**PURPOSE:** To obtain the ceramic package of a high grade and high characteristics by using a non-alloy constituent made of a specific rate of Cu and W, etc. as a semiconductor element loading section or a radiating member.

**CONSTITUTION:** There is the metallized layer 2 of the element loading section on the recessed-section bottom of a ceramic body 1. The non-alloy constituent used as the layer 2 employs a 99W70wt%. W or Mo porous body as a core material, and consists of a composite metallic material in which a 1W30% Cu material is melted and filled, and its composition is as follows. The constituent has a thermal expansion coefficient fitting to ceramics in a region in which Cu content is comparatively little, and a thermal expansion coefficient required is obtained when Cu content is changed. When thermal expansion coefficients closely resemble, the thermal conductivity of the constituent is far larger than Kovar, ceramics or beryllia porcelain. Accordingly, the ceramic package for the semiconductor of the high grade and high characteristics is obtained by using said metallic material.



⑫ 公開特許公報 (A)

昭59—46050

⑤ Int. Cl.<sup>3</sup>  
H 01 L 23/12

識別記号

庁内整理番号  
7357—5F

⑬ 公開 昭和59年(1984)3月15日

発明の数 1  
審査請求 有

(全 6 頁)

⑭ 半導体用セラミックパッケージ

⑯ 発明者 熊沢光一

名古屋市緑区鳴海町字伝治山 3  
番地鳴海製陶株式会社内

⑰ 特 願 昭57—157684

⑱ 出 願 昭57(1982)9月9日

⑲ 出 願 人

鳴海製陶株式会社  
名古屋市緑区鳴海町字伝治山 3  
番地

⑳ 発 明 者 黒田俊郎  
名古屋市緑区鳴海町字伝治山 3  
番地鳴海製陶株式会社内

㉑ 代 理 人 弁理士 今井尚 外 1 名

明 細 書

1. 発明の名称

半導体用セラミックパッケージ

2. 特許請求の範囲

トランジスタ又はLSI等の半導体素子を封入するために用いられる半導体用セラミックパッケージにおいて、重量比で銅1〜30%及びタングステン又は銅99〜70%の範囲にある非合金組成体を半導体素子搭載部材又は放熱部材としたことを特徴とする半導体用セラミックパッケージ。

3. 発明の詳細を説明

本発明は半導体用セラミックパッケージに関し更に詳しくは半導体用セラミックパッケージの半導体素子搭載部材又は放熱部材として銅—タングステン或いは銅—モリブデンよりなる非合金組成体を用いた半導体用セラミックパッケージに関する。

従来、半導体用セラミックパッケージはグリーンセラミックシートに必要金属膜をスクリーンプリント法により印刷しこれを積層し焼結一体化して、

このセラミック体の金属膜に必要金属部材をろう付により取りつける方法か、又はプレス法によってセラミック母体を成形し、これにメタライズを施して、このメタライズ部を介して金属部材とろう付法により接合しパッケージとしてきた。

しかし、積層パッケージの中でも、半導体素子を接合する部分、いわゆる半導体素子搭載部がセラミック上のメタライズ部によって構成されているパッケージでは、セラミックを焼結一体化する際に起るシート自身の歪或いは焼結時の外的な力によって生ずる歪により半導体素子搭載部のセラミックに反りや、うねりを生ずることがあると云う欠点があり、半導体素子の接合強度が弱いとか又半導体素子が水平に搭載されない等の欠点が生じ、半導体素子搭載部の平坦なパッケージを製作するために本出願人によりすでに特願昭56—214841号として提案された発明群がなされてきた。

又高周波トランジスタでは、その性質上発熱を伴うため熱伝導性の良いベリリヤ磁器等を用い

ることもなされたが、ベリリヤの毒性を有し、ベリリヤ磁器製造の際の労働衛生上の問題や、それに伴く公害問題等のために製造する事業所が少くなり、又高価でもあるという欠点があった。更に高出力トランジスターでは多量の熱を発生するために無酸銅等の高熱伝導性金属を用いた放熱板を兼ねた半導体素子搭載部材を取りつけて熱の放散を行わしめる構造としているが、使用する無酸銅とセラミックとの熱膨脹係数の差が大きすぎるためろう付後セラミックにクラック等が発生することがしばしばであった。又このクラックの発生を防止するために商品名コパールのようなセラミックと熱膨脹係数の近い金属をセラミックと無酸銅との間に介在させ、しかも該コパール部材の形状に工夫をこらした形としてろう付するか又は無酸銅の形状やセラミックの形状に工夫をこらして熱膨脹率の差の解消に努力してきた。

最近、技術の発展に伴って大型の素子を搭載するパッケージが要求されるようになり、したがってパッケージ自体も大型化され、セラミックの強

さを減少にとりめたり、混合する半導体素子搭載部材との膨脹差を解消せしめたりすることがますます困難さを増してきた。

本発明は前記諸欠点、諸問題を一挙に解決するだけでなく、大型化を可能にした半導体用セラミックパッケージを提供することを目的とする。

以下に本願発明について説明する。

本願発明で使用する非合金組成体はタングステン又はモリブデン多孔体を芯材として、それら部材を例えば溶融して充填せしめた複合金属材料である。

前記材料の持つ特性のうち熱膨脹係数及び熱伝導率を第1表で銅-タングステン組成体について、第2表で銅-モリブデン組成体について示した。

第 1 表

銅-タングステン組成体中の銅含有率(重量%)	0	1	5	10	15	20	25
熱膨脹係数 $\times 10^{-7}$	45	53	56	60	64	68	75
熱伝導率 (cal/cm $\cdot$ sec $\cdot$ °C)	0.40	0.43	0.49	0.56	0.62	0.66	0.70

銅-タングステン組成体中の銅含有率(重量%)	28	30	40	—	100
熱膨脹係数 $\times 10^{-7}$	79	83	97	—	165
熱伝導率 (cal/cm $\cdot$ sec $\cdot$ °C)	0.73	0.74	0.79	—	0.94

第 2 表

銅-モリブデン組成体中の銅含有率(重量%)	0	1	5	10	15	20	25
熱膨脹係数 $\times 10^{-7}$	51	54	58	61	66	70	78
熱伝導率 (cal/cm $\cdot$ sec $\cdot$ °C)	0.35	0.39	0.46	0.52	0.57	0.63	0.67

銅-モリブデン組成体中の銅含有率(重量%)	28	30	40	—	100
熱膨脹係数 $\times 10^{-7}$	—	85	100	—	165
熱伝導率 (cal/cm $\cdot$ sec $\cdot$ °C)	—	0.70	0.77	—	0.94

第1表及び第2表から明らかなように、銅-タングステン、銅-モリブデン組成体は、銅の含有量の比較的少ない領域においてはセラミックの持つ熱膨脹係数 $50 \sim 75 \times 10^{-7}$ に適合する熱膨脹係数を有し、しかも銅含有率を変えることによって

任意に必要な熱膨脹係数を有する複合金属材料を得ることができる。したがって現在使用されている金属材料よりも熱膨脹係数がセラミックのそれに適合する金属材料を得ることができる。

そして又、セラミックと対応する熱膨脹係数を有する組成体はコパール金属やセラミックより1桁上の熱伝導率を有し、セラミック中で最も熱伝導率が大いといわれているベリリヤ磁器の有する熱膨脹係数( $76 \times 10^{-7}$ )に近い熱膨脹係数を有する組成体では、ベリリヤ磁器よりむしろ、大きい熱伝導率を有している金属材料である。

本発明はかかる金属材料を用いて高品位、高特性の半導体用セラミックパッケージを提供しようとするものであり、以下に実施例を図面を参照しながら詳細に説明する。

#### 〔実施例1〕

第1図は、セラミックシート積層方式による従来のOODパッケージの要部断面図であり、セラミックグリーンシートにスクリーンプリント法を用いて所望の導体層を設けこれを焼結し、一

体化したセラミック部材 1 を有し、このセラミック部材 1 中の凹部底（キャビティー内底部）にメタライズ層 2 を有し、このセラミック体 1 にリード 4 及びキャップ後部用金属棒体 3 をろう付したものでありメタライズ層 2 が半導体素子搭載部となる。したがってメタライズ層 2 の下部はセラミックによって構成されているものである。

第 2 図は本発明を用いて製作された C O R パッケージの要部断面図である。

すなわち、第 2 図においてセラミックシート積層法によって製作一体化されたセラミック棒体 1 1 を作成し、別にあらかじめ所定形状に用意された銅 15 箔、モリブデン 85 箔の組成体に 2 ～ 3  $\mu$  の厚みのニッケルメッキを施す。このニッケルメッキされた部材をセラミック棒体 1 1 に嵌合せしめ、セラミック棒体 1 1 のメタライズ部 1 5 にろう付し半導体素子搭載部 1 2 として接合せしめる。このろう付時に同時に外部導出用リード 1 4 及びキャップ対止用金属棒体 1 3 のろう付も行った。次に所定の方法により金メッキを施し半導体用セ

ラミックパッケージとした。前記パッケージを M I L - S T D - 8 8 3 B による温度サイクルテスト及びサーマルショックテストを行い、ヘリウムリークディテクターにより検査を行ったが気密性に異常は認められなかった。又半導体素子搭載部のうねりも全くみられなかった。

#### 〔実施例 2〕

第 3 図は従来法による高周波高出力トランジスタパッケージの要部断面図であり、セラミックと無酸素銅との熱膨張係数の差を吸収せしめる金属体としてコパールか又は無酸素銅線によって形成された介在金属棒体 2 3 を利用し、セラミック棒体 2 1 と無酸素銅製放熱板兼半導体素子搭載部 2 2 の間に前記介在金属棒体 2 3 をろう付した構成である。

第 4 図は本発明を利用した改良型高周波高出力トランジスタパッケージの要部断面図である。第 4 図においてセラミック棒体 3 1 を常法のシート積層法により形成し焼結一体化せしめる、他方放熱板兼半導体素子搭載部材 3 2 を銅 25 箔、タ

ングステン 75 箔の組成体及び銅 35 箔、タングステン 65 箔の組成体により夫々形成し、ニッケルメッキ 2  $\mu$  前後を施し、前記部材 3 2 の中央付近凹部に前記セラミック棒体 3 1 を嵌合してろう付法により接合せしめる。このろう付の際に、リード等必要な金属（図示せず）を同時にろう付することができる。その後必要部分にニッケル又は金等のメッキを施す。これらパッケージのうち、銅 35 箔、タングステン 65 箔よりなる組成体を使用した場合はセラミックにクラックが入り、そのセラミックの一部は後日剥離するという現象を生じた。銅 25 箔、タングステン 75 箔のものは第 5 図 2 3 に示したとき介在物を置く構造にせずセラミックと直接ろう付しても前記のようなクラック及び剥離現象を生ぜず所定テストに合格した。

なお、本実施例でシート積層法を利用したセラミック棒体を使用したか、プレス法によって製作されたセラミック棒体についても同様な好結果が得られている。

#### 〔実施例 3〕

第 5 図は従来法によって製作された型 1 S 1 を搭載するためのパッケージであって、ピン・グリッド・アレイ（Pin Grid Array）と呼ばれるパッケージの要部断面図である。第 6 図は本発明の方法によって製作されたピン・グリッド・アレイの要部断面図である。ピン・グリッド・アレイは外形寸法約 25 ㎜角あるいはそれ以上の大型パッケージであって、セラミック上面に植設されたリードとなるべきピンの数は 70 本以上から数百本にも及ぶものであり中に封入される半導体素子も大型のものである。第 6 図中セラミック棒体である部分 5 1 は常法のセラミックシート積層法により、必要なメタライズパターンを施されたセラミックシートを 3 ～ 4 層（第 6 図は 3 層のものを示している）積層し、焼結一体化する。他方銅 15 箔、タングステン 85 箔の組成体を所定の板状に成形したものを用意し、これにニッケルメッキ 1 ～ 3  $\mu$  を施す。次にセラミック棒体 5 1 の接合すべき面に前記金属組成体をろう付法により接合

し半導体素子搭載部 5 2 とこのろう付の際に上方に積設されるピン 5 4 も同時にろう付される。その後ニッケルメッキ及び金メッキを施して完成体とした。

第 5 図に示した従来法では無酸素銅板 4 2 をセラミックに接合し得ないため中間にコパール 4 3 を介在せしめる提案がなされたがコパールと無酸素銅との大きな膨脹係数差のために不具合が多かった。又無酸素銅とセラミックを直接接合した場合もセラミックにクラックが入り製作不可能であった。第 6 図による方法ではそれら不具合は全くなく充分な必要特性を備えたパッケージが安価に容易に製作できるのである。

又第 5 図のようなピン・グリッド・アレイでは無酸素銅板 4 2 上の半導体素子搭載部 4 6 にもコパール又はモリブデン或いはタングステン等の薄板を接合し半導体素子のシリコンと無酸素銅との熱膨脹差の対策を施す必要があったが、本発明を用いれば全くその必要がなく電子工業技術上有効な発明であると云い得る。

ラミック、特にチップキャリアなどの場合では一枚のグリーンシートに多数個のパターンをつけて積層一体化するのが常法であり、従って前記部材 7 2 のろう付も個々のチップキャリアに分割する前にセラミック枠体 7 1 とろう付された。ろう付後所定のメッキが施された後個々のチップキャリアに分割され、必要特性がテストされた。勿論テスト結果に異常はなく全く問題となるべき欠点はなかった。

以上詳細に説明したごとく、本発明はセラミック材料に金属材料を半導体素子搭載部材又は放熱部材として取りつけたセラミックパッケージであって、用いる金属材料の持つ熱膨脹係数がセラミックと適合しているため、この金属材料をセラミック部と容易に置き換えることができ反りや歪のない平坦な半導体搭載部を持つパッケージをつくり出せるし、したがって大型化も容易である。更には熱伝導率が高いため放熱部材として用いた場合は大容量化された半導体素子にも高い熱放散を必要とするパッケージにも最適であり、又本発

#### (実施例 4)

第 7 図はセラミックチップキャリアの従来法によって製作されたものの要部断面図であり、全体はセラミックの積層島 6 1 からなり、中央のキャビティー底部に半導体素子搭載部 6 2 であるメタライズ部を有し又メタライズにより形成された外部への導出リード 6 4、6 5 を具えており更に外部への導出リードであるメタライズによって形成されたリード 6 3 を有している。従って半導体素子搭載部 6 2 の下部はセラミックにより積層されているものである。

第 8 図は本発明によるセラミックチップキャリアの要部断面図である。セラミック枠体 7 1 はテープ積層法により作成される。所定形状に形成され導体印刷を行ったグリーンセラミックシートを複数層積層し、これを焼結一体化したものを用意し、別に銅-モリブデン組成体のうちシリコンと最も熱膨脹係数の近い銅 1 第、モリブデン 9 9 組成体の板を半導体素子搭載部材として用意しニッケルメッキの所定厚みを施しておく。積層セ

ラミック材料にメッキを施すことにより直接半導体素子を接合できるためパッケージの部品点数を減らしたり形状をシンプルにしたりすることができ今後の半導体用パッケージとして必須のセラミックパッケージとなるものである。

#### 4. 図面の簡単な説明

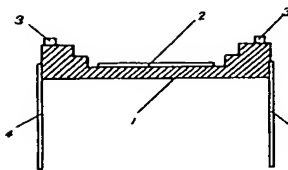
第 1 図は従来技術を用いて製作したシリコンパッケージの要部断面図、第 2 図は本発明を用いて製作したシリコンパッケージの要部断面図、第 3 図は従来法によって製作された高周波高出力トランジスタパッケージの要部断面図、第 4 図は本発明を用いて製作した高周波高出力トランジスタパッケージの要部断面図、第 5 図は従来技術によるピングリッドアレイパッケージの要部断面図であり、第 6 図は本発明によるピングリッドアレイパッケージの要部断面図である。第 7 図は従来法によるチップキャリアの要部断面図、第 8 図は本発明によるチップキャリアの要部断面図である。

1、6 1…セラミック部材 1 1、2 1、3 1、4 1、5 1、7 1…セラミック枠体 2、1 2、

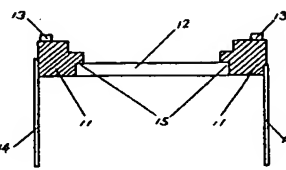
6 2 … 半導体素子搭載部 2 … 耐熱鋼製放熱  
板兼半導体素子搭載部 3 2 … 放熱板兼半導体素  
子搭載部 4 2 … 無酸銅製半導体素子搭載部  
5 2 … 銅-タングステン組成体よりなる半導体素  
子搭載部 7 2 … 銅-モリブデン組成体よりなる  
半導体素子搭載部 3 , 1 3 … キャップ板用金  
属枠体 2 3 … 介在金属枠体 4 3 … 介在コパー  
ル基板枠体 4 , 1 4 … リード 1 5 … メタライ  
ズ部 4 4 , 5 4 … ピン 6 3 , 6 4 , 6 5 ,  
7 3 , 7 4 , 7 5 … メタライズ部

特許出願人 鳴海製陶株式会社  
代理人 今井 尚

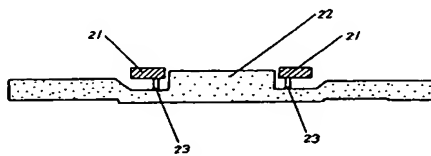
第 1 図



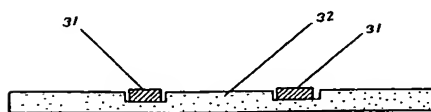
第 2 図



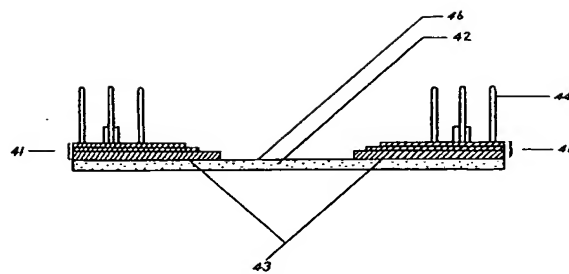
第 3 図



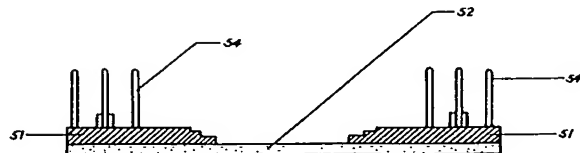
第 4 図



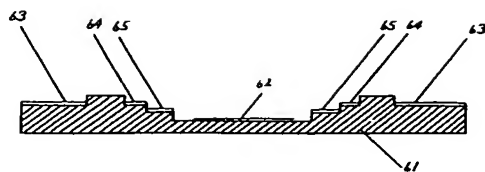
第 5 図



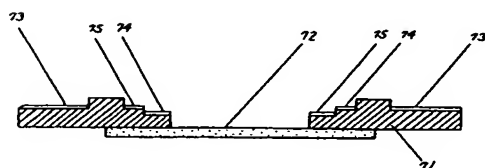
第 6 図



第 7 图



第 8 图



2/9/1 DIALOG(R)File 351:Derwent WPI (c) 2005 Thomson Derwent. All rts. reserv.

007174722

WPI Acc No: 1987-171731/198725

XRAM Acc No: C87-071535

XRPX Acc No: N87-128917

**Mfg. nickel-iron-chromium alloy prods. - with improved strength and strength retention, esp. heat recuperators**

Patent Assignee: INCO ALLOYS INT INC (INTN )

Inventor: SMITH G D

Number of Countries: 010 Number of Patents: 008

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 226458	A	19870624	EP 86309660	A	19861211	198725 B
AU 8666328	A	19870618				198731
JP 62188765	A	19870818	JP 86295693	A	19861211	198738
US 4761190	A	19880802	US 85807532	A	19851211	198833
JP 88050415	B	19881007				198844
CA 1272667	A	19900814				199038
DE 3678539	G	19910508				199120
EP 226458	B	19910403				199148

Priority Applications (No Type Date): US 85807532 A 19851211

Cited Patents: A3...8802; AT 354818; DE 1483041; DE 455816; EP 91279; FR 2080946; No-SR.Pub

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 226458	A	E	14		
-----------	---	---	----	--	--

Designated States (Regional): AT DE FR GB IT SE

US 4761190	A	5			
------------	---	---	--	--	--

EP 226458	B				
-----------	---	--	--	--	--

Designated States (Regional): AT DE FR GB IT SE

Abstract (Basic): EP 226458 A

An isotropic alloy form, having high temp. corrosion resistance, high thermal conductivity, low expansion coefficient and high ductility and strength levels, is mfd. by (a) processing an alloy heat to a form of rear net shape; (b) intermediate annealing; (c) cold working 20-80 (e.g. 30-60)%; and (d) final annealing to retain a 20-80% increase in yield strength over that of a soln. annealed material of similar compsn. and retaining at least 60% of the soln. annealed ductility.

Also claimed is a recuperator comprising 30-80% Ni, 1.5-20% Fe, 12-30% Cr, 0-10% Mo, 0-15% Co, 0-5% Nb+Ta and additional minor constituents, made by the first process.

ADVANTAGE - The process maximises strength and strength retention in Ni Fe Cr alloys without adversely affecting physical characteristics and results in retention of isotropic tensile properties and high ductility. Recuperators made of the alloy products have maximum resistance to mechanical degradation due to thermal or low cycle fatigue, creep or high temp. gaseous corrosion.

0/0

Abstract (Equivalent): EP 226458 B

A method of manufacturing an isotropic nickel-chromium-iron alloy wherein the alloy consists of 30-80 wt.% nickel, 1.5-20 wt.% iron, 12-30 wt.% chromium, 0-10 wt.% molybdenum, 0-15 wt.% cobalt, 0-5 wt.% niobium plus tantalum and including as optional elements one or more of Al, Si, Cu, Ti, Mn and C in minor amounts plus unavoidable impurities wherein the processing steps comprise: (a) processing the alloy heat to near net shape; (b) annealing the alloy; (c) cold working the alloy



20-80%; (d) annealing the alloy at 1900-2050 deg.F (1038-1121 deg.C) for about 10-90 seconds. (2pp)

Abstract (Equivalent): US 4761190 A

For use in recuperators, Ni-Cr-Fe alloys, pref. contg. (%) 50-75 Ni, 1.5-20 Fe, 14-25 Cr, 0-15 Co, 0-5 Nb+Ta, plus minor amts. of Al, Si, Cu, Ti, Mn and C are conventionally processed to near final thickness, given an intermediate anneal at about 28 deg.C less than the final anneal temp., the cold worked 20-80%, pref. 30-60% and partially annealed. The final annealing temp. and time at peak temp. is dependent on alloy compsn., degree of cold work and reqd. properties, but is typically at 1038-1121 deg.C for 10-90 secs. The alloy then has an ASTM grain size of 10 to 8. The resulting prod. can be used in the temp. range 649-816 deg.C.

ADVANTAGE - Alloy has maximum resistance to thermal or low cycle fatigue, creep or high temp. gaseous corrosion. (5pp)u

Title Terms: MANUFACTURE; NICKEL; IRON; CHROMIUM; ALLOY; PRODUCT; IMPROVE; STRENGTH; STRENGTH; RETAIN; HEAT; RECUPERATION

Derwent Class: J08; M26; M29; Q73; Q78

International Patent Class (Additional): C21D-001/26; C21D-008/00;

C22C-019/05; C22F-001/10; F23L-015/04; F28C-001/00

File Segment: CPI; EngPI

Manual Codes (CPI/A-N): J08-B01; M26-B08; M26-B08C; M26-B08J; M26-B08M; M29-B; M29-C

Derwent WPI (Dialog® File 351): (c) 2005 Thomson Derwent. All rights reserved.

2/9/2 DIALOG(R)File 351:Derwent WPI (c) 2005 Thomson Derwent. All rts. reserv.

007039932

WPI Acc No: 1987-039929/198706

Invar circuit board structure - increases adhesive power between invar plate and insulator layer, and has metal layer of al, fe, and/or zn on insulator NoAbstract Dwg 2/3

Patent Assignee: DENKI KAGAKU KOGYO KK (ELED )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 61295693	A	19861226	JP 85138142	A	19850625	198706 B

Priority Applications (No Type Date): JP 85138142 A 19850625

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 61295693	A		3		

Title Terms: INVAR; CIRCUIT; BOARD; STRUCTURE; INCREASE; ADHESIVE; POWER; INVAR; PLATE; INSULATE; LAYER; METAL; LAYER; AL; INSULATE; NOABSTRACT

Index Terms/Additional Words: ALUMINIUM; IRON; ZINC

Derwent Class: P73; V04

International Patent Class (Additional): B32B-015/08; H05K-001/05

File Segment: EPI; EngPI

Manual Codes (EPI/S-X): V04-R02; V04-R07

Derwent WPI (Dialog® File 351): (c) 2005 Thomson Derwent. All rights reserved.

